

特開平8-70486

(43) 公開日 平成8年(1996)3月12日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 Q 9/00	3 0 1 B			
H 0 4 L 12/40				
29/08				
		9371-5K	H 0 4 L 11/ 00 3 2 0	
			13/ 00 3 0 7 Z	
		審査請求 未請求 請求項の数 4 F D (全 7 頁) 最終頁に続く		

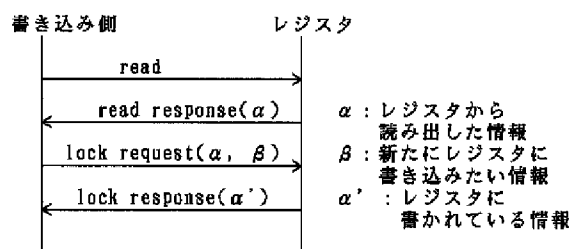
(21) 出願番号	特願平6-225757	(71) 出願人	000002185 ソニー株式会社 東京都品川区北品川6丁目7番35号
(22) 出願日	平成6年(1994)8月26日	(72) 発明者	飯島 祐子 東京都品川区北品川6丁目7番35号 ソニー株式会社内
		(72) 発明者	嶋 久登 東京都品川区北品川6丁目7番35号 ソニー株式会社内
		(72) 発明者	川村 晴美 東京都品川区北品川6丁目7番35号 ソニー株式会社内
		(74) 代理人	弁理士 杉山 猛 (外1名) 最終頁に続く

(54) 【発明の名称】 通信制御方式及び電子機器

(57) 【要約】

【目的】 複数の電子機器を通信制御バスで接続し、これら電子機器間で通信を行うシステムにおいて、先に送信したコマンドが確実に実行されるようにすると共に、コマンドの実行の成功／失敗を確認できるようにする。

【構成】 書き込み側はレジスタから読み出した情報 α と新たにレジスタに書き込みたい情報 β とをセットにした書き込み命令をレジスタへ送る。レジスタは、書き込み側から送られた情報 α が現在レジスタに書かれている情報 α' と一致する場合のみ、レジスタの情報を β に書き換え、さらに書き込み側へ情報 α' を送信する。書き込み側は、 α と α' とを比較することにより書き込みの成功／失敗を確認できる。



【特許請求の範囲】

【請求項1】 複数の電子機器を通信制御バスで接続し、該電子機器間でデータの通信を行う通信システムにおいて、各電子機器は接続制御を行う際に、自分又は他の電子機器が有する所定の記憶手段に対して接続制御情報の書き込みを行うことにより接続制御コマンドの実行を行うようにした通信制御方式であって、前記接続制御情報の書き込みを行う電子機器は、前記記憶手段へ書き込み命令を送信し、該書き込み命令を受信した記憶手段は最先の書き込み命令のみ実行すると共に書き込み命令の実行の成功／失敗を示す応答を送信することを特徴とする通信制御方式。

【請求項2】 接続制御情報の書き込みを行う電子機器は、第1の情報と書き込みを行おうとする第2の情報とを含む書き込み命令を送信し、記憶手段は記憶されている第3の情報と前記第1の情報とが一致する場合にのみ該第3の情報を該第1の情報に書き換えると共に、該第3の情報を送信することを特徴とする請求項1記載の通信制御方式。

【請求項3】 第1の情報は記憶手段から読み出した情報である請求項2記載の通信制御方式。

【請求項4】 複数の電子機器を通信制御バスで接続し、該電子機器間でデータの通信を行う通信システムに用いる電子機器であって、接続制御コマンドの実行を行うための接続制御情報を書き込む記憶手段を有すると共に、該記憶手段は最先の書き込み命令による接続制御情報のみ記憶し、かつ書き込み命令の実行の成功／失敗を示す応答を送信することを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、制御信号とデータを混在させることのできる通信制御バスで複数の電子機器を接続し、これらの電子機器間でデータの通信を行うシステムにおいて、所望の電子機器へ複数の機器からほぼ同時にコマンドが送信された場合に、最も早く送信されたコマンドの実行を成功させるための技術に関するものである。

【0002】

【従来の技術】従来、ビデオテープレコーダー（以下「VTR」という。）、テレビ受信機（以下「TV」という。）、カメラ一体型VTR（以下「CAM」という。）、コンピューター等の電子機器を制御信号とデータを混在させることのできる通信制御バスで接続し、これらの電子機器間で制御信号及びデータを送受する通信システムとしては、P1394シリアルバスを用いた通信システムが考えられている。

【0003】まず、図5を参照しながらこのような通信システムの一例を説明する。この通信システムは、電子機器としてVTR-A、VTR-B、VTR-C及び編

集機を備えている。そして、VTR-Aと編集機の間、編集機とVTR-Bの間、及びVTR-BとVTR-Cの間は、制御信号及びデータを混在させて伝送できるP1394シリアルバスで接続されている。各電子機器はP1394シリアルバス上の制御信号及びデータを中継する機能を備えているので、このシステムは各電子機器が共通のP1394シリアルバスに接続されている通信システムと等価である。

【0004】図5の通信システムでは、図6に示されているように、所定の通信サイクル（例、125μs）で通信が行われる。そして、デジタルAV信号のようなデータを一定のデータレートで連続的に伝送する同期（Isynchronous）通信と、接続制御コマンドなどの制御信号を必要に応じて不定期に伝送する非同期（Asynchronous）通信の両方を行うことができる。

【0005】通信サイクルの始めにはサイクルスタートパケットCSPがあり、それに続いて同期通信パケットを送信する期間が設定される。同期通信パケットそれぞれにチャンネル番号1, 2, 3, …Nを付けることにより、複数の同期通信を行うことが可能である。そして、送信すべき全てのチャンネルの同期通信パケットの送信が終了した後、次のサイクルスタートパケットCSPまでの期間が非同期通信パケットの通信に使用される。

【0006】バスに同期通信パケットを送出しようとする機器は、使用チャンネルとデータ伝送に必要な帯域をまず確保する。このため、バスのチャンネルと帯域を管理する機器であるバスマネージャー（以下「BM」という。）に、チャンネル及び必要とする帯域を申請する。BMは、図7に示すように、バスの各チャンネルの使用状態を示すレジスタREG1と、バスの残りの容量を示すレジスタREG2を備えている。同期通信パケットを送出しようとする機器は、これらのレジスタREG1, 2に対して、非同期通信パケットを用いて読み出し命令を送り、REG1, 2の内容を読み出す。そして、空きチャンネルと空き容量があれば、非同期通信パケットを用いて自分が使用したいチャンネルと帯域をREG1, 2に書き込むための書き込み命令をBMへ送る。レジスタREG1, 2への書き込みに成功すれば、バスへの出力が可能となる。なお、BMは複数の機器をP1394シリアルバスに接続して通信システムを構成した時に、IEEE-P1394で規定する手法により自動的に決定される。

【0007】P1394シリアルバスで複数の電子機器が接続された通信システムにおけるデータ通信の接続制御は、各電子機器に設けられた仮想的なデジタルプラグを用いて行う。図8に仮想的なデジタル入力プラグ及び出力プラグの一例を示す。これらのデジタルプラグは電子機器の通信制御マイコン内に設けられた各々4バイト

のレジスタである。

【0008】図8（a）に示すデジタル入力プラグにおいて、プラグーイネーブルを1にセットすると、チャンネル番号にセットされたチャンネルから同期通信パケットを受信する。入力プラグのプラグーイネーブルを0クリアすると受信を停止する。その際、プラグの他のフィールドも0クリアする。入力プラグのPC（Protect Counter）は、送信機器との信号接続を保護するときにそのLSBを1にセットし、非保護にするときに0クリアする。

【0009】また、図8（b）に示すデジタル出力プラグにおいて、プラグーイネーブルを1にセットすると、チャンネル番号にセットされたチャンネルに、DR（Data Rate）で指定された伝送速度で、Bandwidthに示された帯域を使って同期通信パケットを送信する。出力プラグのプラグーイネーブルを0クリアすると、送信を停止する。その際、プラグの他のフィールドも0クリアする。出力プラグのPCは、受信機器との信号接続を保護するときに1だけ増やし、非保護にするときに1だけ減らすこととし、保護を要求してきた機器を数える。

【0010】これらのプラグは、P1394のトランザクションによって、自分でも他機器からでも書き換えることができる。ただし、接続の保護のために、PCが0になっている時のみ書き換える。なお、各プラグにおける「ー」、「ーー」、「ーーー」は予約ビットである。

【0011】以上のように構成された通信システムにおいて、各機器間で同期通信が行われていない時に、例えばVTR-BとVTR-CからVTR-Aへほぼ同時に同期通信パケットの出力を要求するコマンドが送信された場合、先に到着したコマンドの実行を成功させる処理を行うために、各機器がP1394の読み出しトランザクション（read transaction）と書き込みトランザクション（write transaction）によってVTR-Aのデジタルプラグへ通信する方法が考えられる。

【0012】この時、図9に示すように、VTR-Bがわずかに早くコマンドを送信したとすると、まずVTR-BがVTR-Aのデジタル出力プラグの内容を読み出すと、VTR-Aから返事として、既に出力しているか、プロテクトされているか等の出力プラグの情報 α が返ってくる。VTR-Bはその読み出した情報 α を見て、VTR-Aが出力しておらず、プロテクトされていないとわかれば、VTR-Aのデジタル出力プラグへ出力チャンネル番号等の情報 β を書き込み、出力の設定を完了させる。その後、わずかに遅れてVTR-Cが同じコマンドをVTR-Aへ送信したとすると、VTR-CがVTR-Aのデジタル出力プラグの内容を読み出しに行った時は既にVTR-Aが出力中であることを示す情

報を含む返事 β が返ってくるため、コマンドの実行に失敗したとわかり、書き込みを行わずに処理が終わる。

【0013】

【発明が解決しようとする課題】しかしながら、このように先に到着したコマンドを実行するために、P1394の読み出しトランザクション及び書き込みトランザクションを用いた処理を行うと、読み出しを行ってから書き込みを行うまでの間の通信が保護されていないため、読み出しを行ってから書き込みを行うまでの間に他の機器が割り込んで通信を行うことができる。

【0014】例えば、図10のように、VTR-BがVTR-Aのデジタル出力プラグの内容を読み出してVTR-Aから返事 α を受け取った後に、VTR-CがVTR-Aのデジタル出力プラグの内容を読み出し、返事 α からプロテクトされていないとわかると、情報 γ の書き込みを行うことができる。この場合、図のように、VTR-Cによる書き込みがVTR-Bによる書き込みより早いと、まずVTR-CがVTR-Aに出力設定を完了させる。VTR-Bは割り込まれたことを知らないの

で、VTR-Aのデジタル出力プラグに情報 β を上書きしてVTR-Aに出力設定を完了させる。

【0015】この場合、後から書き込みトランザクションを送信したVTR-Bがコマンドの実行に成功し、先に書き込みトランザクションを送信したVTR-Cは失敗しているのであるが、VTR-B、VTR-C共に成功していると思ってしまう。ここで、VTR-B、VTR-Cが各々異なるチャンネルへの出力要求をしていたとすると、コマンドの実行に失敗したVTR-Cは受信チャンネルから何も流れてこないか、あるいは他の機器の送信データを受け取ってしまう恐れがある。

【0016】図11の場合も同様に、VTR-BがVTR-Aのデジタル出力プラグの内容を読み出して返事 α を受け取った後に、VTR-CがVTR-Aのデジタル出力プラグの内容を読み出す。その後、VTR-Bは読み出した結果、プロテクトされていないことがわかったため、情報 β の書き込みを行う。さらに、VTR-Cも読み出した時にはプロテクトされていなかったため、情報 γ の書き込みを行う。この結果、VTR-Aのデジタル出力プラグは、VTR-Bが書き込みを行って出力設定を完了させた後、VTR-Cが上書きを行って出力設定を完了させる。

【0017】この場合も、後から書き込みトランザクションを送信したVTR-Cがコマンドの実行に成功し、先に書き込みトランザクションを送信したVTR-Bは失敗しているのであるが、VTR-B、VTR-C共に成功していると思ってしまう。したがって、ここで、VTR-B、VTR-Cが各々異なるチャンネルへの出力要求をしていたとすると、コマンドの実行に失敗したVTR-Bは受信チャンネルから何も流れてこないか、あるいは他の機器の送信データを受け取ってしまう恐れが

ある。

【0018】本発明は、このような問題点を解決するためになされたものであって、先に送信したコマンドが確実に実行されるようにすると共に、コマンドの実行の成功／失敗を確認できるようにした通信制御方式及び電子機器を提供することを目的とする。

【0019】

【課題を解決するための手段】前記課題を解決するために、本発明は、複数の電子機器を通信制御バスで接続し、これらの子機器間でデータの通信を行う通信システムにおいて、各電子機器は接続制御を行う際に、自分又は他の電子機器が有する所定の記憶手段に対して接続制御情報の書き込みを行うことにより接続制御コマンドの実行を行うようにした通信制御方式であって、接続制御情報の書き込みを行う電子機器は、所定の記憶手段へ書き込み命令を送信し、書き込み命令を受信した記憶手段は最先の書き込み命令のみ実行すると共に書き込み命令の実行の成功／失敗を示す応答を送信することを特徴とするものである。

【0020】例えば、接続制御情報の書き込みを行う電子機器は、第1の情報と書き込みを行おうとする第2の情報とを含む書き込み命令を送信し、記憶手段は記憶されている第3の情報と前記第1の情報とが一致する場合にのみ第3の情報を第1の情報に書き換えると共に、第3の情報を送信する。ここで、第1の情報は記憶手段から読み出した情報であることが好ましい。

【0021】また、本発明は、複数の電子機器を通信制御バスで接続し、これらの電子機器間でデータの通信を行う通信システムに用いる電子機器であって、接続制御コマンドの実行を行うための接続制御情報を書き込む記憶手段を有すると共に、この記憶手段は最先の書き込み命令による接続制御情報のみ記憶し、かつ書き込み命令の実行の成功／失敗を示す応答を送信することを特徴とするものである。

【0022】

【作用】本発明によれば、最先の書き込み命令による接続制御情報のみ記憶手段に記憶される。そして、書き込み命令の実行が成功したか失敗したかを示す応答が送信される。したがって、電子機器が有する所定の記憶手段に最も早く到着したコマンドが確実に実行される共に、コマンドの実行の成功／失敗を確認できる。

【0023】

【実施例】以下本発明の実施例について図面を参照しながら詳細に説明する。本実施例では、図5の通信システムにおいて機器間接続処理を行うものとする。前記したように、機器間接続処理を行うためには、デジタルプラグへ機器間接続情報を書き込むことが必要である。本実施例では機器間接続情報を書き込むためにP1394のロックトランザクション(lock transaction)の一つであるCompare&Swap(以下

「C&S」と略す。)トランザクションを用いる。

【0024】C&Sトランザクションとは、レジスタから読み出された第1のデータと、レジスタに新しく書き込もうとする第2のデータとをセットにした書き込み命令を送り、レジスタでは現在書かれている第3のデータと前記第1のデータとを比較し、一致している場合のみ、第3のデータを第2のデータに書き換える。そして、書き込み命令を送った機器に対して第3のデータを送信する。

【0025】図1を参照しながら説明すると、まず書き込み側はレジスタの内容を読み出す(read)と、レジスタから返事(read response)としてレジスタの内容情報 α が返ってくる。ここまでは従来の処理手順と同じである。次に書き込み側は、この内容情報 α と新たにレジスタに書きこみたい情報 β とをセットにした書き込み命令(lock request)をレジスタへ送る。レジスタは、書き込み側から送られた内容情報 α が現在レジスタに書かれている内容情報 α' と一致する場合のみ、レジスタの内容情報を β に書き換え、さらに書き込み側へ内容情報 α' を送信(lock response)。レジスタからの返事(read response)と書き込み命令との間に他の機器の書き込み命令が成功した場合を除けば、 $\alpha = \alpha'$ となるから、書き込みに成功し、かつ書き込み側では成功したことが確認できる。

【0026】従来の図10及び図11と同じ場合について、図2及び図3に示す。図2において、VTR-Cが先に書き込み命令を送信すると、VTR-Aではデジタル出力プラグの情報を γ に書き換え、VTR-Cに書き換える前のデジタル出力プラグの情報 α を送信する。これによりVTR-Cは書き込みに成功したことが確認できる。しかし、VTR-Bが書き込み命令を送信した時にはデジタル出力プラグの内容は γ になっており、読み出した情報 α と一致しないから書き換えは行われない。そして、VTR-Bにデジタル出力プラグの内容である γ を送信する。VTR-Bは $\gamma \neq \alpha$ であることから、書き込みに失敗したことが確認できる。同様に、図3の場合も、先に書き込み命令を送信したVTR-Bが書き込みに成功し、後から書き込み命令を送信したVTR-Cが失敗している。

【0027】このように、本実施例では、先に書き込み命令を送信した機器は必ず書き込みに成功する。そして、書き込みに成功した機器も失敗した機器も、書き込みに成功したか失敗したかを確認することができる。

【0028】次に、接続制御の一例としてVTR-Aがブロードキャスト出力を行う場合について図4のフローチャートを参照しながら説明する。まずS1で、ブロードキャストチャンネルを獲得する処理を行う。そして、獲得に成功した場合にはS2へ移り、失敗した場合には処理を終える(FAIL)。S2では、ブロードキャス

トのための帯域を獲得する処理を行う。そして、獲得に成功した場合にはS3へ移り、失敗した場合にはS5へ移る。

【0029】ここで、本発明における帯域とチャンネルの獲得方法について具体的に説明する。前記したように、P1394シリアルバスを用いた通信システムでは、バスに同期通信パケットを送出しようとする機器は、BMのレジスタREG1、2へ使用チャンネルと必要な帯域を書き込むことが必要であり、この書き込みに成功すれば同期通信パケットの送信が可能となる。そして、本発明では、P1394のC&Sトランザクションを用い使用チャンネルと帯域の書き込みを行う。

【0030】すなわち、S1ではBMのレジスタREG1を読み出したためのトランザクション(read)を送信し、その返事(read response)から空きチャンネルを調べる。そして、ブロードキャストチャンネル(ブロードキャストに使用することがデフォルトで定められている所定のチャンネル)が使用中であれば、チャンネルの獲得に失敗したことになる。

【0031】これに対して、ブロードキャストチャンネルが空いていた場合には、読み出したレジスタREG1の値にブロードキャストチャンネルに相当するビットを0に設定した値をセットにした書き込み命令(lock request)を送信する。その結果、BMからの返事(lock response)として書き込み命令に入れたレジスタREG1の値が返ってくれば、ブロードキャストチャンネルの獲得に成功したことになる。ここで、それ以外の値が返ってきた場合にはチャンネルの獲得に失敗したことになるので、その返ってきた値を見てブロードキャストチャンネルが使用中かどうか調べる処理からやり直す。

【0032】同様に、S2ではBMのレジスタREG2に対して帯域獲得のための処理を行う。すなわち、BMのレジスタREG2を読み出すためのトランザクションを送信し(read)、その返事(read response)から現在残っている帯域を調べる。そして、残っている帯域がデータの出力に必要な帯域より少なければ失敗である。逆に、残っている帯域がデータの出力に必要な帯域より多ければ、書き込み命令(lock request)を送る。この書き込み命令には、レジスタREG2から読み出した値とそこからデータの出力に必要な帯域を差し引いた値とをセットにして入れる。その結果、BMから書き込み命令にセットしたREG2の値と同じ値が返ってくれば(lock response)、帯域の獲得は成功である。それ以外の値が返ってきた場合には失敗となり、その返って来た値を見て現在残っている帯域とデータの出力に必要な帯域との大小関係を調べる処理からやり直す。

【0033】次に、S3では自分のデジタル出力プラグ0をオン状態に設定する。ここでデジタル出力プラグ0

はブロードキャスト出力用にデフォルトで定められているものである。そして、設定に成功したら処理を終え(success)、失敗したらS4へ移る。具体的には、まずデジタル出力プラグ0の内容を読み出し(read)、その返事(read response)からプロテクトされているとわかったら失敗である。また、プロテクトされていないならば、C&Sトランザクションによってプラグをオン状態にする。すなわち、書き込み命令(lock request)としてデジタル出力プラグを読み出した返事の値とデジタル出力プラグのプラグイネーブル=1/BCN(ブロードキャストチャンネルナンバー)/DR/BWを設定した値を送り、その返事(lock response)として書き込み命令に入れたデジタル出力プラグ0の値が返ってくれば成功である。それ以外の値が返ってきた場合は失敗となり、その返ってきた値を見てプロテクトされているかどうか調べる処理からやり直す。

【0034】次に、S4ではS2で獲得した帯域を解放し、S5ではS3で獲得したブロードキャストチャンネルを解放する。これらの解放処理においてもC&Sトランザクションを用いる。すなわち、S4ではまずBMのレジスタREG2の内容を読み出し、この読み出した値とそれにS2で獲得した帯域を加えた値をセットにした書き込み命令を送り、BMからの返事が書き込み命令に入れたREG2の値と同じであればチャンネルの解放が終了する。それ以外の値が返ってきた場合には、その返ってきた値とS2で獲得した帯域を加えた値をセットにした書き込み命令を送る処理からやり直す。S5についても同様である。

【0035】なお、本発明は前記実施例に限定されるものではなく、本発明の趣旨に基づいて種々の変形が可能である。例えば図1における書き込み命令(resd)とその返事(read response)のやりとりを省略し、C&Sトランザクションのみを用いるように構成することもできる。これにより通信数を削減することができる。これは、初期状態等のようにレジスタの情報が推定できる場合に有効である。

【0036】また、前記実施例では通信制御バスとしてP1394シリアルバスを用いたが、本発明は制御信号とデータを混在させて伝送できる通信制御バスであれば、他のバスを用いることもできる。

【0037】

【発明の効果】以上詳細に説明したように、本発明によれば、簡潔かつ確実に早い者勝ちで接続制御コマンドを実行することができ、かつコマンドの実行の成功/失敗が確認できる。このため、機器間接続処理部のハードウェア化が容易になるので、処理の高速化及び処理部の低コスト化が達成できる。

【図面の簡単な説明】

【図1】本発明のコマンド処理手順の一例を示す図であ

る。

【図2】本発明において複数の機器がほぼ同時にコマンドを送信した場合の処理手順の一例を示す図である。

【図3】本発明において複数の機器がほぼ同時にコマンドを送信した場合の処理手順の他の一例を示す図である。

【図4】本発明においてVTR-Aがブロードキャスト出力を行う場合の処理フローを示す図である。

【図5】P1394シリアルバスで複数の機器が接続された通信システムの一例を示す図である。

【図6】P1394シリアルバスで複数の機器が接続された通信システムにおける通信サイクルの一例を示す図である。

【図7】帯域とチャンネルを獲得するための動作を説明

する図である。

【図8】デジタルプラグの一例を示す図である。

【図9】従来のコマンド処理手順の一例を示す図である。

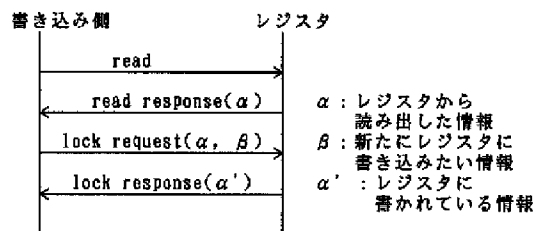
【図10】複数の機器がほぼ同時にコマンドを送信した場合の従来のコマンド処理手順の一例を示す図である。

【図11】複数の機器がほぼ同時にコマンドを送信した場合の従来のコマンド処理手順の他の一例を示す図である。

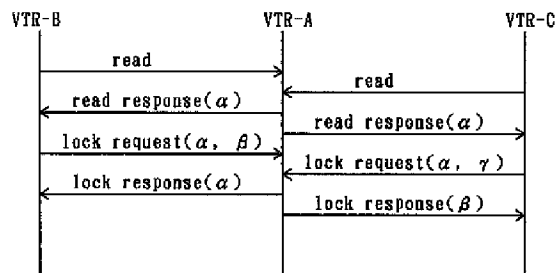
【符号の説明】

BM…バスマネージャ、REG1…使用チャンネルレジスタ、REG2…バス容量レジスタ、PSR…プラグステータスレジスタ

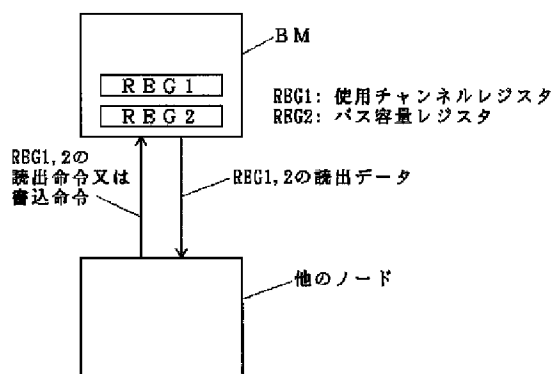
【図1】



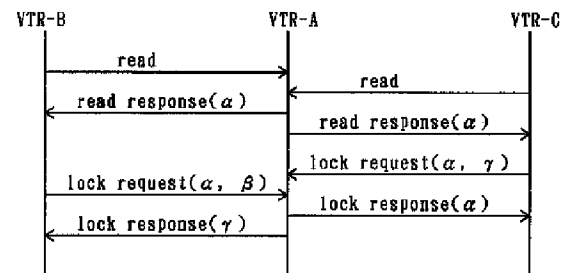
【図3】



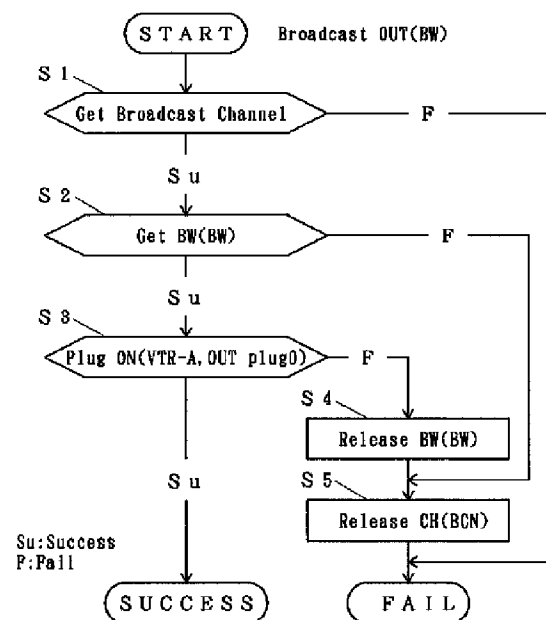
【図7】



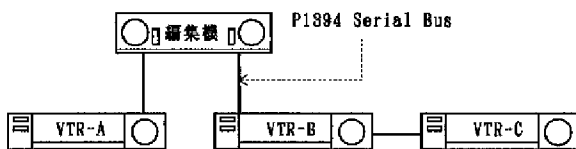
【図2】



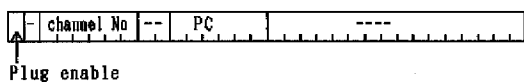
【図4】



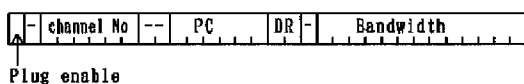
【図5】



【図8】



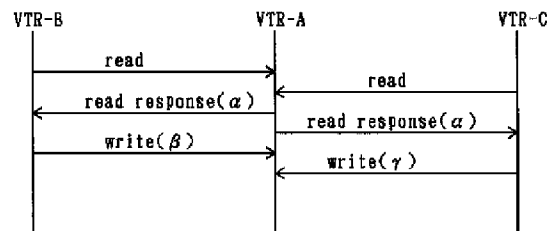
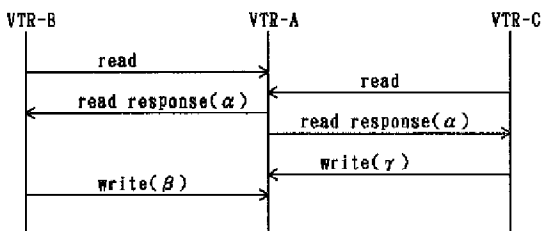
(a) Input PSR



(b) Output PSR

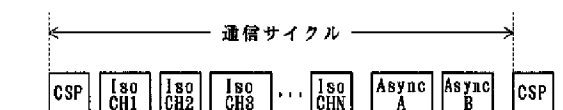
PC: Protect Counter DR: Data Rate

【図10】



【図11】

【図6】

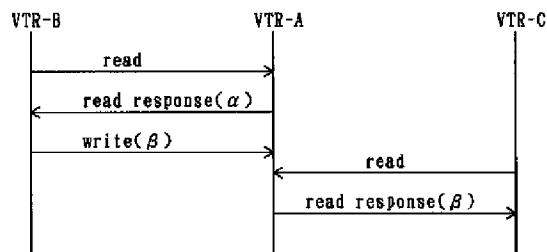


CSP:サイクルスタートパケット

Iso:同期通信パケット

Async:非同期通信パケット

【図9】



フロントページの続き

(51) Int. Cl. ⁶

H 0 4 N 5/44

識別記号

庁内整理番号

A

F I

技術表示箇所

(72) 発明者 佐藤 真

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **08-070486**

(43)Date of publication of application : **12.03.1996**

(51)Int.Cl.

H04Q 9/00

H04L 12/40

H04L 29/08

H04N 5/44

(21)Application number : **06-225757**

(71)Applicant : **SONY CORP**

(22)Date of filing : **26.08.1994**

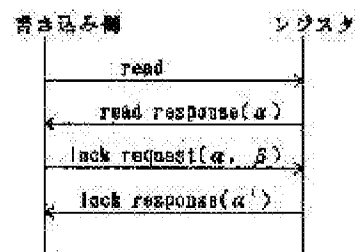
(72)Inventor : **IJIMA YUKO
SHIMA HISATO
KAWAMURA HARUMI
SATO MAKOTO**

(54) **COMMUNICATION CONTROLLING SYSTEM AND ELECTRONIC EQUIPMENT**

(57)Abstract:

PURPOSE: To connect plural electronic equipments by a communication control bus, and to make a command transmitted precedently to be executed surely in a communication system among these electronic equipments, and simultaneously, to confirm the success/failure of the command.

CONSTITUTION: A write-in side sends a write instruction in which information α read out of a register and the information β desired to write newly in the register are made a set to the register. The register rewrites the information of the register to P only in the case that the information α sent from the write-in side matches with the information α' written in presently in the register, and further, it transmits the information α' to the write-in side. The write-in side can confirm the success/failure of write-in by comparing α with α' .



LEGAL STATUS

[Date of request for examination] 09.06.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3304633

[Date of registration] 10.05.2002
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]